

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 2002-334114

(43)Date of publication of application : 22.11.2002

(51)Int.Cl.

G06F 17/30
H04L 12/44

(21)Application number : 2001-139545

(71)Applicant : **ALLIED TERESHISU KK**

(22)Date of filing : 10.05.2001

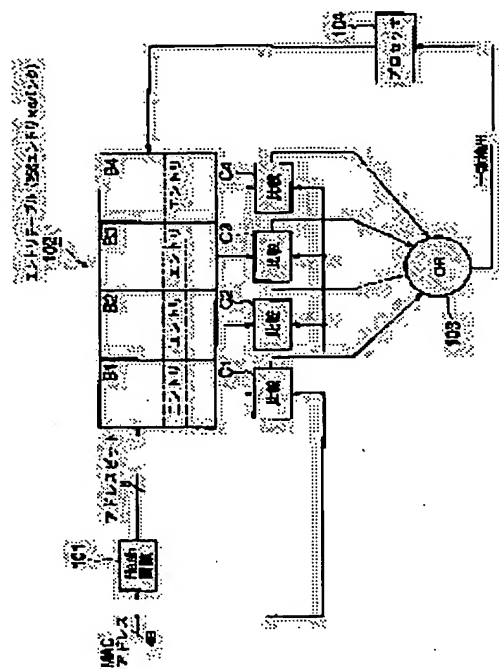
(72)Inventor : KAGAWA KOICHI

(54) TABLE MANAGEMENT METHOD AND DEVICE

(57)Abstract:

PROBLEM TO BE SOLVED: To provide a table management technique to attain efficient hash search and to reduce probability of generation of re-hash.

SOLUTION: An MAC address table is divided into a plurality of banks and the plurality of banks are simultaneously accessed by using hash output as addresses. Registration MAC addresses are compared with input MAC addresses read from the plurality of banks respectively, when at least one comparison result shows coincidence, the input MAC addresses are judged to be registered in a MAC address table and in cases other than it, the input MAC addresses are judged as new MAC addresses. When vacancy exists in storage spaces of the plurality of simultaneously accessed banks, a plurality of MAC addresses are registered by correlating them with the same hash output.



LEGAL STATUS

[Date of request for examination]

30.10.2003

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

BEST AVAILABLE COPY

Copyright (C): 1998,2003 Japan Patent Office

COPYRIGHT © 1989, 1994-2001

* NOTICES *

JPO and NCIP are not responsible for any damages caused by the use of this translation.

1. This document has been translated by computer. So the translation may not reflect the original precisely.

2. **** shows the word which can not be translated.

3. In the drawings, any words are not translated.

CLAIMS

[Claim(s)]

[Claim 1] In the table management equipment which changes the input data of the predetermined number of bits into the degeneration data of the number of bits smaller than it, and uses the degeneration data as the address for table access Two or more tables in which only a predetermined number can store the registration data of the same number of bits as said predetermined number of bits, respectively and which are accessed by coincidence with said degeneration data, Two or more comparison means to compare with said input data the registration data read from said two or more tables according to said degeneration data, respectively, Table management equipment characterized by having a judgment means to judge whether said input data is registered into said two or more tables, based on the

comparison result of two or more of said comparison means.

[Claim 2] Furthermore, table management equipment according to claim 1 characterized by having the control means which registers said input data as new data if free space is located to the storage tooth space between two or more tables accessed by coincidence with said degeneration data when said input data is not registered into said two or more tables.

[Claim 3] Each of two or more of said comparison means compares corresponding registration data with said input data, and outputs either coincidence and an inequality. Said judgment means It is table management equipment according to claim 1 or 2 characterized by the thing judge with said input data being registered into either of said two or more tables when at least one of the comparison results of two or more of said comparison means shows coincidence, and judge that it is not registered except it.

[Claim 4] In the approach of managing the address table divided into two or more banks Input address data are changed into the address of the number of bits smaller than it by hash processing. Access said two or more banks with said address at coincidence, and the registration address read from said two or more banks according to said address, respectively is compared with said input

address data. The address table management method characterized by what it judges whether said input address data are registered into said address table for based on a comparison result.

[Claim 5] Furthermore, the address table management method according to claim 4 characterized by what said input address data will be registered into the free space concerned as the new address if it judges whether free space is located to the storage tooth space of the bank of said plurality accessed by coincidence with said address and there is said free space when said input address data are not registered into said address table, and said hash processing will be changed for if said free space cannot be found.

[Claim 6] Said hash processing is an address table management method according to claim 5 characterized by performing by choosing the data of the request number of bits of the location beforehand defined among 32 bit data obtained by CRC32 count.

[Claim 7] Said hash processing is an address table management method according to claim 6 characterized by being changed by choosing the data of said request number of bits in a location other than said location defined beforehand among 32 bit data obtained by CRC32 count.

[Claim 8] In the table management equipment which changes the input MAC

(media access control) address by the Hash Function, and uses the hash output as the address for accessing a MAC address table Said MAC address table is divided into two or more banks, and two or more banks concerned are accessed by coincidence considering said hash output as the address. Two or more comparison means to compare with said input MAC Address the registration MAC Address read from said two or more banks according to said hash output, respectively, Table management equipment characterized by having a judgment means to judge whether said input MAC Address is registered into said MAC address table, based on the comparison result of two or more of said comparison means.

[Claim 9] Each of two or more of said comparison means compares a corresponding registration MAC Address with said input MAC Address, and outputs either coincidence and an inequality. Said judgment means It is table management equipment according to claim 8 characterized by the thing judge with said input MAC Address being registered into said MAC address table when at least one of the comparison results of two or more of said comparison means shows coincidence, and judge that it is not registered except it.

[Claim 10] Input data is changed into the degeneration data of the number of bits smaller than it in the approach of

managing two or more tables. Said two or more tables are accessed by making said degeneration data into the address at coincidence. The table management method characterized by what the registration data read from said two or more tables according to said degeneration data, respectively are compared with said input data, and it judges whether said input data is registered into said two or more tables for based on a comparison result.

[Claim 11] Furthermore, the table management method according to claim 10 which will be characterized by what said input data is registered for as new data if it judges whether free space is located to the storage tooth space between two or more tables accessed by coincidence with said degeneration data and there is free space when said input data is not registered into said two or more tables.

[Claim 12] The step which changes input data into the degeneration data of the number of bits smaller than it in the program which manages two or more tables, The step which accesses said two or more tables by making said degeneration data into the address at coincidence, The step which compares with said input data the registration data read from said two or more tables according to said degeneration data, respectively, The table manager characterized by making a computer

perform the step which judges whether said input data is registered into said two or more tables based on a comparison result.

[Claim 13] Furthermore, the table manager according to claim 12 characterized by making a computer perform the step which judges whether free space is located to the storage tooth space between two or more tables accessed by coincidence with said degeneration data when said input data is not registered into said two or more tables, and the step which will register said input data as new data if there is free space.

[Claim 14] In the record medium which recorded the program which manages two or more tables The step which changes input data into the degeneration data of the number of bits smaller than it, The step which accesses said two or more tables by making said degeneration data into the address at coincidence, The step which compares with said input data the registration data read from said two or more tables according to said degeneration data, respectively, The record medium which recorded the program for making a computer perform the step which judges whether said input data is registered into said two or more tables based on a comparison result.

[Claim 15] Furthermore, the record medium according to claim 14 which recorded the program for making a

computer perform the step which judges whether free space is located to the storage tooth space between two or more tables accessed by coincidence with said degeneration data when said input data is not registered into said two or more tables, and the step which will register said input data as new data if there is free space.

[Claim 16] In the computer system which consists of two or more tables and processors The step from which the program which said processor is made to perform changes input data into the degeneration data of the number of bits smaller than it, The step which accesses said two or more tables with said degeneration data at coincidence, The step which compares with said input data the registration data read from said two or more tables according to said degeneration data, respectively, The computer system characterized by having the step which judges whether said input data is registered into said two or more tables based on a comparison result.

[Claim 17] Said program is a computer system according to claim 16 further characterized by having the step which judges whether free space is located to the storage tooth space between two or more tables accessed by coincidence with said degeneration data when said input data is not registered into said two or more tables, and the step which will register said input data as new data if

there is free space.

DETAILED DESCRIPTION

[Detailed Description of the Invention]

[0001]

[Field of the Invention] This invention relates to the table management method and management equipment which are accessed using the data which the management technique of a table was started [data], especially degenerated the number of bits smaller than input data.

[0002]

[Description of the Prior Art] table retrieval -- a hash (Hash) -- using law is known well. For example, although the unique MAC (Media Access Control) address is assigned to all network devices in standard LAN (Local-Area Network), the method of searching a 48-bit MAC Address using a hash method is learned.

[0003] Drawing 4 is the block diagram showing the conventional MAC address table management method. A 48-bit MAC Address is changed into 10 bit data by Hash Function 10, and uses it as address data of an entry table 11 by it.

[0004] An entry table 11 consists of 1024 entries here, and one entry consists of access bits (1 bit) which show the port number (4 bits) of the switch with which

one MAC Address (48 bits) and the MAC Address concerned belong, and the access hysteresis to the MAC Address concerned, and BARIDDO bits (1 bit) which show effective/invalid of registration. However, it depends for the number of bits of a port number on the number of ports of a switch. Here, it may be 4 bits supposing a maximum of 16 port.

[0005] Therefore, according to the 10-bit address obtained by Hash Function 10, one entry is determined from an entry table 11, and the registration MAC Address is read to a comparator 12. A comparator 12 compares a registration MAC Address with the inputted MAC Address, and judges coincidence/inequality.

[0006] However, as everyone knows, since 48 bit data are degenerating to 10 bit data by the Hash Function, the case where a different input MAC Address is mapped by the same address of an entry table 11 occurs. Since it depends for the occurrence frequency of this collision on selection of a Hash Function, when a collision arises, the re-hash which changes a Hash Function so that another value may be generated mutually is performed.

[0007]

[Problem(s) to be Solved by the Invention] However, when a re-hash arises, it is necessary to make into an invalid all the contents of the entry table 11 memorized till then, and is big loss in

respect of the performance of MAC Address study. Therefore, it is a technical problem important when how generating of a re-hash is suppressed considers a hash mechanism.

[0008] Moreover, it is also an important technical problem to stop the amount of hardware and to make an efficient hash search possible.

[0009]

[Means for Solving the Problem] The table management equipment by this invention changes the input data of the predetermined number of bits into the degeneration data of the number of bits smaller than it. It is what is used as the address for table access to the degeneration data. Two or more tables in which only a predetermined number can store the registration data of the same number of bits as said predetermined number of bits, respectively and which

are accessed by coincidence with said degeneration data, Two or more

comparison means to compare with said input data the registration data read from said two or more tables according to said degeneration data, respectively, It is characterized by having a judgment means to judge whether said input data is registered into said two or more tables, based on the comparison result of two or more of said comparison means.

[0010] Thus, it is judged by the registration data with which two or more tables were accessed by coincidence with

degeneration data, and were read, respectively being compared with input data whether it is registered. Since two or more registration data are accessed by coincidence and read to it, a very efficient search can be performed.

[0011] Furthermore, if free space is located to the storage tooth space between two or more tables accessed by coincidence with said degeneration data when said input data is not registered into said two or more tables according to this invention, it will be characterized by having the control means which registers said input data as new data.

[0012] Thus, by registering new data, the registration data with which plurality differs are storable in the storage tooth space between two or more tables accessed by coincidence with degeneration data. In other words, it becomes possible to match with one degeneration data: the registration data with which plurality differs, and as long as there is free space, a re-hash does not occur.

[0013] The approach of managing two or more tables twisted to this invention Change input data into the degeneration data of the number of bits smaller than it, and said two or more tables are accessed by making said degeneration data into the address at coincidence. The registration data read from said two or more tables according to said degeneration data, respectively are

compared with said input data, and it is characterized by what it judges whether said input data is registered into said two or more tables for based on a comparison result.

[0014] According to another viewpoint of this invention, the approach of managing the address table divided into two or more banks Input address data are changed into the address of the number of bits smaller than it by hash processing. Access said two or more banks with said address at coincidence, and the registration address read from said two or more banks according to said address, respectively is compared with said input address data. It is characterized by what it judges whether said input address data are registered into said address table for based on a comparison result.

[0015] Furthermore, if it judges whether free space is located to the storage tooth space of the bank of said plurality accessed by coincidence with said address and there is said free space when said input address data are not registered into said address table, said input address data will be registered into the free space concerned as the new address, and if said free space cannot be found, it will be characterized by what said hash processing is changed for.

[0016] It is restricted that hash processing is changed when free space is lost to the storage tooth space of the bank of said plurality accessed by coincidence

with said address. Therefore, the probability of occurrence of a re-hash is sharply reduced compared with the former.

[0017]

[Embodiment of the Invention] Drawing 1 is the block diagram showing 1 operation gestalt of the address table management equipment by this invention. The entry table 102 in this operation gestalt is divided into four banks B1 - B4, and can store a maximum of 256 entry in each bank. Therefore, an entry table 102 can store 4= sum total 256x1024 entry. Each entry consists of a registration MAC Address, a port number, an access bit, and a BARIDDO bit as usual (refer to drawing 3).

[0018] Hash Function 101 calculates CRC32 to a 48-bit MAC Address, chooses 8 bits of a predetermined location of the 32-bit output obtained by that cause, and

outputs them to an entry table 102. The bank B1 of an entry table 102, B4 input the 8-bit output of Hash Function 101 into coincidence as an address bit. Therefore, the storage region of the addressed bank B1 - B4 can be accessed with one hash output (address bit) at coincidence.

[0019] If an entry exists in the storage region where bank B1 - B4 were accessed, respectively, those registration MAC Addresses will be read to coincidence. In addition, it is because the number of the maximum entries of each bank is 256 to

have set the address number of bits to 8. For example, what is necessary is just to make the output of Hash Function 101 into 7 bits, when the table of 1024 entries is equally divided into eight and the number of the maximum entries of each bank is set to 128.

[0020] Comparators C1-C4 compare four registration MAC Addresses and input MAC Addresses which were read, and output each comparison result (coincidence/inequality) to OR circuit 103. OR circuit 103 will notify coincidence detection to a processor 104, if at least one comparison result has detected coincidence among four comparison results.

[0021] Processors 104 are a program control processor or exclusive hardware circuitry, such as CPU, and manage an entry table 102. A processor 104 performs registration/study processing and retrieval processing to the bank B1 which is described below. B4, carrying out the monitor of the detection result (coincidence/inequality) from OR circuit 103.

[0022] (Registration/study processing) Some MAC Addresses shall already be registered into each bank of an entry table 102. It explains how a new MAC Address is registered into bank B1 - B4 in this condition, referring to drawing 2 and drawing 3.

[0023] Drawing 2 is a flow chart for explaining registration/study actuation of

the MAC address table in this operation gestalt.

[0024] In drawing 2, eight bit addresses are calculated by Hash Function 101 which inputted and (step S201) mentioned above the source MAC Address of a certain packet (step S202). It will be read, if the storage region of the bank B1 specified by the eight bit addresses B4 is accessed at coincidence and the MAC Address is registered effectively (step S203). And the registration MAC Address and source MAC Address which were read are compared by comparators C1-C4, and each comparison result (coincidence/inequality) is outputted to OR circuit 103. As mentioned above, at least one of the four comparison results shows coincidence, or OR circuit 103 detects coincidence/inequality as it is all an inequality or be alike (step S104).

[0025] When coincidence is detected by OR circuit 103, since (YES of step S204) and the inputted source MAC Address are already registered to an entry table 102, study processing is not performed.

[0026] When an inequality is detected by OR circuit 103, each BARIDDO bit is judged by referring to for whether an opening is in four storage tooth spaces of the bank B1 where NO(ing) current access of the (step S204 are carried out B4 (step S205). If there is free space (YES of step S205), a MAC Address will be newly registered there as study

processing (step S206).

[0027] For all of four storage tooth spaces, when registered (NO of step S205), a re-hash is performed (step S207). For example, all BARIDDO bits are cleared and a re-hash is performed by choosing 8 bits of a location which is different in CRC32 32-bit output in Hash Function 101.

[0028] Drawing 3 is the mimetic diagram of the entry table for explaining new address registration actuation. The storage tooth space 301 of bank B1 B4 shall be accessed by eight bit addresses which are the Hash Function values of a source MAC Address. Here, although Addresses Aa and Ab are already registered into bank B-2 and B4, banks B1 and B3 serve as free space 302 and 303.

[0029] When source MAC Address Ac differs from all of the already registered addresses Aa and Ab, (NO of step S204 in drawing 2) and this source MAC Address Ac are registered into the tooth space 302 of bank B1 as the new address. Even if source MAC Address Ad is addressed to the same storage tooth space 301 with the same hash output, when similarly it differs from all of the already registered addresses Aa, Ab, and Ac, it registers with the tooth space 303 of bank B3 as the new address. In this way, the four different addresses can be registered to the same hash output value here.

[0030] That a re-hash occurs is only the case where it is addressed to the same storage tooth space 301 with the hash output with still more nearly same source MAC Address Ae, and free space does not already exist. That is, with this operation gestalt, to the same Hash Function value, it can register certainly to four pieces and the frequency of a re-hash can be reduced.

[0031] Moreover, with this operation gestalt, in order to read four registration MAC Addresses to coincidence and for four comparators C1-C4 to compare with a source MAC Address, respectively, high-speed study is attained.

[0032] (Retrieval processing) The destination MAC Address of a certain packet is inputted, and eight bit addresses are calculated by Hash Function 101 mentioned above. It will be read, if the storage region of the bank B1 specified by the eight bit addresses - B4 is

accessed at coincidence, and the MAC Address is registered effectively. And the registration MAC Address and destination MAC Address which were read are compared by comparators C1-C4, and each comparison result (coincidence/inequality) is outputted to OR circuit 103. As mentioned above, at least one of the four comparison results shows coincidence, or OR circuit 103 detects coincidence/inequality as it is all an inequality or be alike.

[0033] If coincidence is detected, a processor 104 will read the port number

of the registration MAC Address concerned, and will make it the destination of the packet concerned. If an inequality is detected, a processor 104 will be transmitted to all switch ports by making the packet concerned into a broadcasting packet.

[0034] in addition -- although the entry table 102 was quadrisedected with this operation gestalt -- several [of arbitration] -- you may divide into N. If N is made into a larger number than 4, the address with which many differ to the same Hash Function value can be registered, and the probability of occurrence of a re-hash can be lowered further. In addition, although only the same number needs to prepare a comparator by carrying out bank division, since a comparator is an easy configuration, it does not become a big burden as the whole system.

[0035] The architecture by this invention can be applied not only to management of a MAC address table but to table search and general data registration, and a Hash Function can also use the thing of arbitration.

[0036]

[Effect of the Invention] As explained to the detail above, it is judged by the registration data with which two or more tables were accessed by coincidence with degeneration data, and the table management method and equipment by this invention were read, respectively

being compared with input data whether it is registered. Since two or more registration data are accessed by coincidence and read to it, a very efficient search can be performed.

[0037] Furthermore, if free space is located to the storage tooth space between two or more tables accessed by coincidence with said degeneration data when said input data is not registered into said two or more tables according to this invention, said input data will be registered as new data. Therefore, the registration data with which plurality differs are storable in the storage tooth space between two or more tables accessed by coincidence with degeneration data. In other words, it becomes possible to match with one degeneration data the registration data with which plurality differs, and the re-hash probability of occurrence can be

lowered.

[0038] Moreover, although only the same number needs to prepare a comparison means by carrying out bank division of the table, since the comparison means itself is an easy configuration, it does not become increase of the big amount of hardware as the whole system.

[Brief Description of the Drawings]

[Drawing 1] It is the block diagram showing 1 operation gestalt of the address table management equipment by this invention.

[Drawing 2] It is a flow chart for explaining registration/study actuation of the MAC address table in this operation gestalt.

[Drawing 3] It is the mimetic diagram of the entry table for explaining new address registration actuation.

[Drawing 4] It is the block diagram showing the conventional MAC address table management method.

[Description of Notations]

101 Hash Function

102 Entry Table

103 OR Circuit

104 Processor

B1 - B4 Bank

C1-C4 Comparator

[Translation done.]

DESCRIPTION OF DRAWINGS

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開2002-334114

(P2002-334114A)

(43) 公開日 平成14年11月22日 (2002. 11. 22)

(51) Int.Cl. ⁷	識別記号	F I	ターミナル (参考)
G 0 6 F 17/30	4 1 2	G 0 6 F 17/30	4 1 2 5 B 0 7 5
	3 5 0		3 5 0 A 5 K 0 3 3
H 0 4 L 12/44		H 0 4 L 12/44	A

審査請求 未請求 請求項の数17 O L (全 8 頁)

(21) 出願番号 特願2001-139545 (P2001-139545)

(22) 出願日 平成13年5月10日 (2001. 5. 10)

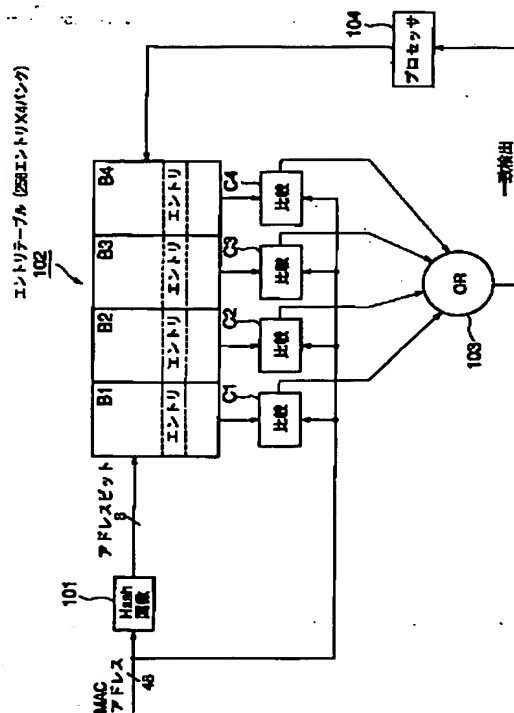
(71) 出願人 396008347
アライドテレシス株式会社
東京都品川区西五反田7-22-17 TOC
ビル
(72) 発明者 香川 幸一
東京都品川区西五反田7-22-17 アライ
ドテレシス株式会社内
(74) 代理人 100097157
弁理士 桂木 雄二
Fターム (参考) 5B075 ND18 NK54 PR06
5K033 AA04 DA01 DA15 DB12 EA03
EC04

(54) 【発明の名称】 テーブル管理方法及び装置

(57) 【要約】

【課題】 効率的なハッシュ検索を可能にし、再ハッシュ発生確率の低減させるテーブル管理技術を提供する。

【解決手段】 MACアドレステーブルを複数のバンクに分割し、当該複数のバンクがハッシュ出力をアドレスとして同時にアクセスされる。複数のバンクからそれぞれ読み出された登録MACアドレスと入力MACアドレスとを比較し、少なくとも1つの比較結果が一致を示すときに、入力MACアドレスはMACアドレステーブルに登録されていると判定され、それ以外は新規MACアドレスと判定される。同時アクセスされた複数のバンクの記憶スペースに空きがあれば、同一ハッシュ出力に対して複数のMACアドレスを対応づけて登録することができる。



(2)

【特許請求の範囲】

【請求項1】 所定ビット数の入力データをそれより少ないビット数の縮退データに変換し、その縮退データをテーブルアクセスのためのアドレスとして使用するテーブル管理装置において、
前記所定ビット数と同じビット数の登録データを所定数だけそれぞれ格納可能であり、前記縮退データにより同時にアクセスされる複数のテーブルと、
前記複数のテーブルから前記縮退データに従ってそれぞれ読み出された登録データと前記入力データとを比較する複数の比較手段と、
前記複数の比較手段の比較結果に基づいて、前記入力データが前記複数のテーブルに登録されているか否かを判定する判定手段と、
を有することを特徴とするテーブル管理装置。

【請求項2】 さらに、
前記入力データが前記複数のテーブルに登録されていない場合、前記縮退データにより同時にアクセスされた複数のテーブルの記憶スペースに空きスペースがあれば、前記入力データを新規データとして登録する制御手段を有することを特徴とする請求項1記載のテーブル管理装置。

【請求項3】 前記複数の比較手段の各々は、対応する登録データと前記入力データとを比較して一致及び不一致のいずれかを出力し、
前記判定手段は、前記複数の比較手段の比較結果のうち少なくとも1つが一致を示すときには前記入力データが前記複数のテーブルのいずれかに登録されていると判定し、それ以外は登録されていないと判定する、
ことを特徴とする請求項1または2記載のテーブル管理装置。

【請求項4】 複数のバンクに分割されたアドレステーブルを管理する方法において、
入力アドレスデータをハッシュ処理によりそれより少ないビット数のアドレスに変換し、
前記アドレスによって前記複数のバンクを同時にアクセスし、
前記複数のバンクから前記アドレスに従ってそれぞれ読み出された登録アドレスと前記入力アドレスデータとを比較し、
比較結果に基づいて、前記入力アドレスデータが前記アドレステーブルに登録されているか否かを判定する、
ことを特徴とするアドレステーブル管理方法。

【請求項5】 さらに、
前記入力アドレスデータが前記アドレステーブルに登録されていない場合、前記アドレスにより同時にアクセスされた前記複数のバンクの記憶スペースに空きスペースがあるか否かを判定し、
前記空きスペースがあれば、当該空きスペースに前記入力アドレスデータを新規アドレスとして登録し、

2

前記空きスペースがなければ、前記ハッシュ処理を変更する、

ことを特徴とする請求項4記載のアドレステーブル管理方法。

【請求項6】 前記ハッシュ処理は、CRC32計算により得られる32ビットデータのうち、予め定められた位置の所望ビット数のデータを選択することにより実行されることを特徴とする請求項5記載のアドレステーブル管理方法。

10 【請求項7】 前記ハッシュ処理は、CRC32計算により得られる32ビットデータのうち、前記予め定められた位置とは別の位置にある前記所望ビット数のデータを選択することにより変更されることを特徴とする請求項6記載のアドレステーブル管理方法。

【請求項8】 入力MAC（メディアアクセスコントロール）アドレスをハッシュ関数により変換し、そのハッシュ出力をMACアドレステーブルをアクセスするためのアドレスとして使用するテーブル管理装置において、前記MACアドレステーブルは複数のバンクに分割され、当該複数のバンクが前記ハッシュ出力をアドレスとして同時にアクセスされ、

前記複数のバンクから前記ハッシュ出力に従ってそれぞれ読み出された登録MACアドレスと前記入力MACアドレスとを比較する複数の比較手段と、
前記複数の比較手段の比較結果に基づいて、前記入力MACアドレスが前記MACアドレステーブルに登録されているか否かを判定する判定手段と、
を有することを特徴とするテーブル管理装置。

【請求項9】 前記複数の比較手段の各々は、対応する登録MACアドレスと前記入力MACアドレスとを比較して一致及び不一致のいずれかを出力し、
前記判定手段は、前記複数の比較手段の比較結果のうち少なくとも1つが一致を示すときには前記入力MACアドレスが前記MACアドレステーブルに登録されていると判定し、それ以外は登録されていないと判定する、
ことを特徴とする請求項8記載のテーブル管理装置。

【請求項10】 複数のテーブルを管理する方法において、

入力データをそれより少ないビット数の縮退データに変換し、

40 前記縮退データをアドレスとして前記複数のテーブルを同時にアクセスし、

前記複数のテーブルから前記縮退データに従ってそれぞれ読み出された登録データと前記入力データとを比較し、

比較結果に基づいて、前記入力データが前記複数のテーブルに登録されているか否かを判定する、
ことを特徴とするテーブル管理方法。

【請求項11】 さらに、

50 前記入力データが前記複数のテーブルに登録されていない

(3)

3

い場合、前記縮退データにより同時にアクセスされた複数のテーブルの記憶スペースに空きスペースがあるか否かを判定し、

空きスペースがあれば、前記入力データを新規データとして登録する、

ことを特徴とする請求項10記載のテーブル管理方法。

【請求項12】 複数のテーブルを管理するプログラムにおいて、

入力データをそれより少ないビット数の縮退データに変換するステップと、

前記縮退データをアドレスとして前記複数のテーブルを同時にアクセスするステップと、

前記複数のテーブルから前記縮退データに従ってそれぞれ読み出された登録データと前記入力データとを比較するステップと、

比較結果に基づいて、前記入力データが前記複数のテーブルに登録されているか否かを判定するステップと、をコンピュータに実行させることを特徴とするテーブル管理プログラム。

【請求項13】 さらに、前記入力データが前記複数のテーブルに登録されていない場合、前記縮退データにより同時にアクセスされた複数のテーブルの記憶スペースに空きスペースがあるか否かを判定するステップと、

空きスペースがあれば、前記入力データを新規データとして登録するステップと、

をコンピュータに実行させることを特徴とする請求項12記載のテーブル管理プログラム。

【請求項14】 複数のテーブルを管理するプログラムを記録した記録媒体において、

入力データをそれより少ないビット数の縮退データに変換するステップと、

前記縮退データをアドレスとして前記複数のテーブルを同時にアクセスするステップと、

前記複数のテーブルから前記縮退データに従ってそれぞれ読み出された登録データと前記入力データとを比較するステップと、

比較結果に基づいて、前記入力データが前記複数のテーブルに登録されているか否かを判定するステップと、

をコンピュータに実行させるためのプログラムを記録した記録媒体。

【請求項15】 さらに、前記入力データが前記複数のテーブルに登録されていない場合、前記縮退データにより同時にアクセスされた複数のテーブルの記憶スペースに空きスペースがあるか否かを判定するステップと、

空きスペースがあれば、前記入力データを新規データとして登録するステップと、

をコンピュータに実行させるためのプログラムを記録した請求項14記載の記録媒体。

4

【請求項16】 複数のテーブルとプロセッサとからなるコンピュータシステムにおいて、

前記プロセッサに実行させるプログラムが、

入力データをそれより少ないビット数の縮退データに変換するステップと、

前記縮退データによって前記複数のテーブルを同時にアクセスするステップと、

前記複数のテーブルから前記縮退データに従ってそれぞれ読み出された登録データと前記入力データとを比較するステップと、

比較結果に基づいて、前記入力データが前記複数のテーブルに登録されているか否かを判定するステップと、を有することを特徴とするコンピュータシステム。

【請求項17】 前記プログラムは、さらに、前記入力データが前記複数のテーブルに登録されていない場合、前記縮退データにより同時にアクセスされた複数のテーブルの記憶スペースに空きスペースがあるか否かを判定するステップと、

空きスペースがあれば、前記入力データを新規データとして登録するステップと、

を有することを特徴とする請求項16記載のコンピュータシステム。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明はテーブルの管理技術に係り、特に入力データより少ないビット数に縮退させたデータを用いてアクセスを行うテーブル管理方法及び管理装置に関する。

【0002】

【従来の技術】テーブル検索にハッシュ(Hash)法を用いることはよく知られている。たとえば、標準的なLAN(Local-Area Network)ではすべてのネットワークデバイスにユニークなMAC(Media Access Control)アドレスが割り付けられているが、48ビットのMACアドレスをハッシュ法を用いて検索する方法が知られている。

【0003】図4は、従来のMACアドレステーブル管理方法を示すブロック図である。48ビットのMACアドレスはハッシュ関数10によって10ビットデータに変換され、それをエントリテーブル11のアドレスデータとして用いる。

【0004】エントリテーブル11は、ここでは1024個のエントリからなり、1つのエントリは、1つのMACアドレス(48ビット)、当該MACアドレスが属するスイッチのポート番号(4ビット)、当該MACアドレスへのアクセス履歴を示すアクセスビット(1ビット)、および登録の有効/無効を示すバリッドビット

(1ビット)からなる。ただし、ポート番号のビット数はスイッチのポート数に依存する。ここでは最大16ポートを想定して4ビットとしている。

50

(4)

5

【0005】したがって、ハッシュ関数10によって得られた10ビットのアドレスに従ってエントリテーブル11から1つのエントリが決定され、その登録MACアドレスが比較器12へ読み出される。比較器12は、登録MACアドレスと入力したMACアドレスとを比較して、一致／不一致を判定する。

【0006】しかしながら、周知のように、ハッシュ関数によって48ビットデータが10ビットデータに縮退しているために、異なる入力MACアドレスがエントリテーブル11の同一アドレスにマッピングされる場合が発生する。この衝突の発生頻度はハッシュ関数の選択に依存するから、衝突が生じた場合には、互いに別の値が生成されるようにハッシュ関数を変更する再ハッシュが行われる。

【0007】

【発明が解決しようとする課題】しかしながら、再ハッシュが生じた場合には、それまで記憶していたエントリテーブル11の内容を全て無効にする必要があり、MACアドレス学習のパフォーマンスの面で大きな損失である。したがって、いかにして再ハッシュの発生を抑えるかがハッシュメカニズムを考える上で重要な課題である。

【0008】また、ハードウェア量を抑えて効率的なハッシュ検索を可能にすることも重要な課題である。

【0009】

【課題を解決するための手段】本発明によるテーブル管理装置は、所定ビット数の入力データをそれより少ないビット数の縮退データに変換し、その縮退データをテーブルアクセスのためのアドレスとして使用するものであり、前記所定ビット数と同じビット数の登録データを所定数だけそれぞれ格納可能であり、前記縮退データにより同時にアクセスされる複数のテーブルと、前記複数のテーブルから前記縮退データに従ってそれぞれ読み出された登録データと前記入力データとを比較する複数の比較手段と、前記複数の比較手段の比較結果に基づいて、前記入力データが前記複数のテーブルに登録されているか否かを判定する判定手段と、を有することを特徴とする。

【0010】このように、複数のテーブルが縮退データにより同時にアクセスされ、それぞれ読み出された登録データが入力データと比較されることで登録済みか否かが判定される。複数の登録データが同時にアクセスされて読み出されるために、極めて効率的なサーチを行うことができる。

【0011】さらに、本発明によれば、前記入力データが前記複数のテーブルに登録されていない場合、前記縮退データにより同時にアクセスされた複数のテーブルの記憶スペースに空きスペースがあれば、前記入力データを新規データとして登録する制御手段を有することを特徴とする。

6

【0012】このように新規データを登録することで、縮退データにより同時にアクセスされた複数のテーブルの記憶スペースに複数の異なる登録データを格納することができる。言い換えれば、1つの縮退データに複数の異なる登録データを対応づけることが可能となり、空きスペースがある限り再ハッシュが発生しない。

【0013】本発明による複数のテーブルを管理する方法は、入力データをそれより少ないビット数の縮退データに変換し、前記縮退データをアドレスとして前記複数のテーブルを同時にアクセスし、前記複数のテーブルから前記縮退データに従ってそれぞれ読み出された登録データと前記入力データとを比較し、比較結果に基づいて、前記入力データが前記複数のテーブルに登録されているか否かを判定する、ことを特徴とする。

【0014】本発明の別の観点によれば、複数のバンクに分割されたアドレステーブルを管理する方法は、入力アドレスデータをハッシュ処理によりそれより少ないビット数のアドレスに変換し、前記アドレスによって前記複数のバンクを同時にアクセスし、前記複数のバンクから前記アドレスに従ってそれぞれ読み出された登録アドレスと前記入力アドレスデータとを比較し、比較結果に基づいて、前記入力アドレスデータが前記アドレステーブルに登録されているか否かを判定する、ことを特徴とする。

【0015】さらに、前記入力アドレスデータが前記アドレステーブルに登録されていない場合、前記アドレスにより同時にアクセスされた前記複数のバンクの記憶スペースに空きスペースがあるか否かを判定し、前記空きスペースがあれば、当該空きスペースに前記入力アドレスデータを新規アドレスとして登録し、前記空きスペースがなければ、前記ハッシュ処理を変更する、ことを特徴とする。

【0016】ハッシュ処理が変更されるのは、前記アドレスにより同時にアクセスされた前記複数のバンクの記憶スペースに空きスペースがなくなった場合に限定される。したがって、再ハッシュの発生確率は従来に比べて大幅に低減する。

【0017】

【発明の実施の形態】図1は本発明によるアドレステーブル管理装置の一実施形態を示すブロック図である。本実施形態におけるエントリテーブル102は4つのバンクB1～B4に分割され、各バンクに最大256エントリを格納できる。従って、エントリテーブル102は合計 $256 \times 4 = 1024$ エントリを格納可能である。各エントリは、従来と同様に、登録MACアドレス、ポート番号、アクセスビット、およびバリッドビットからなる(図3参照)。

【0018】ハッシュ関数101は、48ビットMACアドレスに対してCRC32の計算を行い、それにより得られる32ビット出力のうち所定位置の8ビットを選

(5)

7

択してエントリテーブル102へ出力する。エントリテーブル102のバンクB1～B4は、ハッシュ関数101の8ビット出力をアドレスビットとして同時に入力する。したがって、1つのハッシュ出力（アドレスビット）によって、アドレス指定されたバンクB1～B4の記憶領域を同時にアクセスすることができる。

【0019】バンクB1～B4のアクセスされた記憶領域にそれぞれエントリが存在すれば、それらの登録MACアドレスを同時に読み出す。なお、アドレスビット数を8としたのは、各バンクの最大エントリ数が256であることによる。たとえば、1024エントリのテーブルを8等分して、各バンクの最大エントリ数を128にした場合には、ハッシュ関数101の出力を7ビットにすればよい。

【0020】比較器C1～C4は、読み出された4個の登録MACアドレスと入力MACアドレスとを比較し、それぞれの比較結果（一致／不一致）をOR回路103へ出力する。OR回路103は、4つの比較結果のうち少なくとも1つの比較結果が一致を検出していれば、一致検出をプロセッサ104へ通知する。

【0021】プロセッサ104はCPU等のプログラム制御プロセッサあるいは専用ハードウェア回路であり、エントリテーブル102を管理する。プロセッサ104は、OR回路103からの検出結果（一致／不一致）をモニタしながら、次に述べるようなバンクB1～B4に対する登録／学習処理及び検索処理を実行する。

【0022】（登録／学習処理）エントリテーブル102の各バンクには、いくつかのMACアドレスがすでに登録されているものとする。この状態で新規のMACアドレスがバンクB1～B4にどのように登録されるかを図2及び図3を参照しながら説明する。

【0023】図2は、本実施形態におけるMACアドレステーブルの登録／学習動作を説明するためのフローチャートである。

【0024】図2において、あるパケットのソースMACアドレスを入力し（ステップS201）、上述したハッシュ関数101により8ビットアドレスを計算する（ステップS202）。その8ビットアドレスにより指定されたバンクB1～B4の記憶領域を同時にアクセスし、MACアドレスが有効に登録されていれば、それを読み出す（ステップS203）。そして、比較器C1～C4により、読み出された登録MACアドレスとソースMACアドレスとが比較され、それぞれの比較結果（一致／不一致）がOR回路103へ出力される。上述したように、4つの比較結果の少なくとも1つが一致を示しているか、あるいは全部不一致であるか、によってOR回路103は一致／不一致を検出する（ステップS104）。

【0025】OR回路103によって一致が検出された場合は（ステップS204のYES）、入力したソース

8

MACアドレスは既にエントリテーブル102に登録済みであるから、学習処理は行わない。

【0026】OR回路103によって不一致が検出された場合は（ステップS204のNO）、現在アクセスされているバンクB1～B4の4つの記憶スペースに空きがあるか否かを各バリッドビットを参照することで判定する（ステップS205）。もし空きスペースがあれば（ステップS205のYES）、そこに学習処理として新規にMACアドレスを登録する（ステップS206）。

【0027】4つの記憶スペースが全て登録済みである場合（ステップS205のNO）、再ハッシュが実行される（ステップS207）。たとえば、全てのバリッドビットをクリアし、ハッシュ関数101において32ビットのCRC32出力のうち異なる位置の8ビットを選択することで、再ハッシュが実行される。

【0028】図3は新規アドレス登録動作を説明するためのエントリテーブルの模式図である。ソースMACアドレスのハッシュ関数値である8ビットアドレスによってバンクB1～B4の記憶スペース301がアクセスされているものとする。ここでは、バンクB2およびB4には既にアドレスAaおよびAbが登録されているが、バンクB1およびB3は空きスペース302および303となっている。

【0029】ソースMACアドレスAcが既に登録されているアドレスAaおよびAbのいずれとも異なる場合には（不一致：図2におけるステップS204のNO）、このソースMACアドレスAcは、たとえばバンクB1のスペース302に新規アドレスとして登録される。同様に、ソースMACアドレスAdが同じハッシュ出力により同じ記憶スペース301にアドレス指定されたとしても、それが既に登録されているアドレスAa、Ab、Acのいずれとも異なる場合には、バンクB3のスペース303に新規アドレスとして登録される。こうして、同じハッシュ出力値に対して、ここでは4個の異なるアドレスを登録することができる。

【0030】再ハッシュが発生するのは、さらにソースMACアドレスAeが同じハッシュ出力により同じ記憶スペース301にアドレス指定され、既に空きスペースが存在しない場合のみである。すなわち、本実施形態では、同じハッシュ関数値に対して、4個まで確実に登録することができ、再ハッシュの頻度を低下させることができる。

【0031】また、本実施形態では、4個の登録MACアドレスを同時に読み出し4個の比較器C1～C4によりそれぞれソースMACアドレスと比較するために、高速学習が可能となる。

【0032】（検索処理）あるパケットのデスティネーションMACアドレスを入力し、上述したハッシュ関数101により8ビットアドレスを計算する。その8ビッ

(6)

9

トアドレスにより指定されたバンク B 1 ~ B 4 の記憶領域を同時にアクセスし、MACアドレスが有効に登録されていれば、それを読み出す。そして、比較器 C 1 ~ C 4 により、読み出された登録 MAC アドレスとデスティネーション MAC アドレスとが比較され、それぞれの比較結果（一致／不一致）が OR 回路 103 へ出力される。上述したように、4 つの比較結果の少なくとも 1 つが一致を示しているか、あるいは全部不一致であるか、によって OR 回路 103 は一致／不一致を検出する。

【 0 0 3 3 】 一 致 が 検 出 さ れ た な ら ば 、 プ ロ セ ッ サ 1 0 4 は 、 当 該 登 録 M A C ア ド レ ス の ポ ー ト 番 号 を 読 み 出 し 、 そ れ を 当 該 パ ケ ッ ト の 転 送 先 と す る 。 不 一 致 が 検 出 さ れ た な ら ば 、 プ ロ セ ッ サ 1 0 4 は 当 該 パ ケ ッ ト を ブ ロ ー ド キ ャ ス ト パ ケ ッ ト と し て 全 て の ス イ ッ チ ポ ー ト に 転 送 す る 。

【0034】なお、本実施形態では、エントリテーブル102を4分割したが、任意の数Nに分割しても良い。Nを4より大きな数にすれば、同じハッシュ関数値に対して多くの異なるアドレスを登録することができ、再ハッシュの発生確率をさらに下げることができる。なお、バンク分割することで、比較器を同じ数だけ用意する必要があるが、比較器は簡単な構成であるから、システム全体としては大きな負担にはならない。

【0035】本発明によるアーキテクチャは、MACアドレステーブルの管理だけでなく、テーブルサーチおよびデータ登録一般に適用可能であり、またハッシュ関数も任意のものを使用することができる。

【00'36】

【発明の効果】以上詳細に説明したように、本発明によるテーブル管理方法及び装置は、複数のテーブルが縮退データにより同時にアクセスされ、それぞれ読み出された登録データが入力データと比較されることで登録済みか否かが判定される。複数の登録データが同時にアクセ

10

スされて読み出されるために、極めて効率的なサーチを行うことができる。

【0037】さらに、本発明によれば、前記入力データが前記複数個のテーブルに登録されていない場合、前記縮退データにより同時にアクセスされた複数個のテーブルの記憶スペースに空きスペースがあれば、前記入力データを新規データとして登録する。したがって、縮退データにより同時にアクセスされた複数個のテーブルの記憶スペースに複数個の異なる登録データを格納することができる。言い換えれば、1つの縮退データに複数の異なる登録データを対応づけることが可能となり、再ハッシュ発生確率を下げることができる。

【0038】また、テーブルをバンク分割することで、比較手段を同じ数だけ用意する必要があるが、比較手段自体は簡単な構成であるから、システム全体としては大きなハードウェア量の増大にはならない。

【図面の簡単な説明】

【図 1】本発明によるアドレステーブル管理装置の一実施形態を示すブロック図である。

【図2】本実施形態におけるMACアドレステーブルの登録／学習動作を説明するためのフローチャートである。

【図3】新規アドレス登録動作を説明するためのエントリテーブルの模式図である。

【図4】従来のMACアドレステーブル管理方法を示すブロック図である。

【符号の説明】

101 ハッシュ関数

1.0.2 エントリテーブル

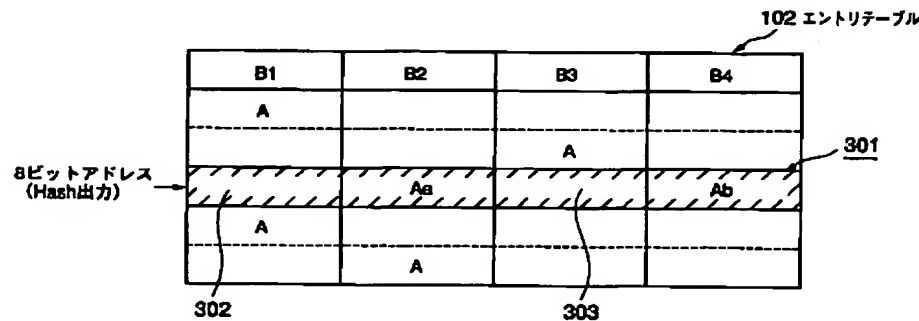
·103· OR回路

10.4 プロセッサ

B 1 ~ B 4 バンク

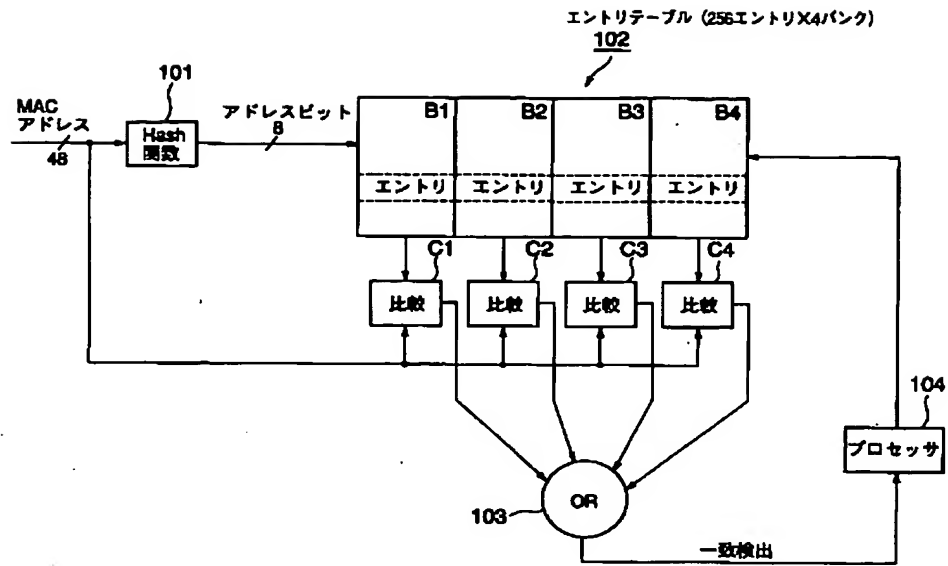
C 1 ~ C 4 比較器

【図 3】

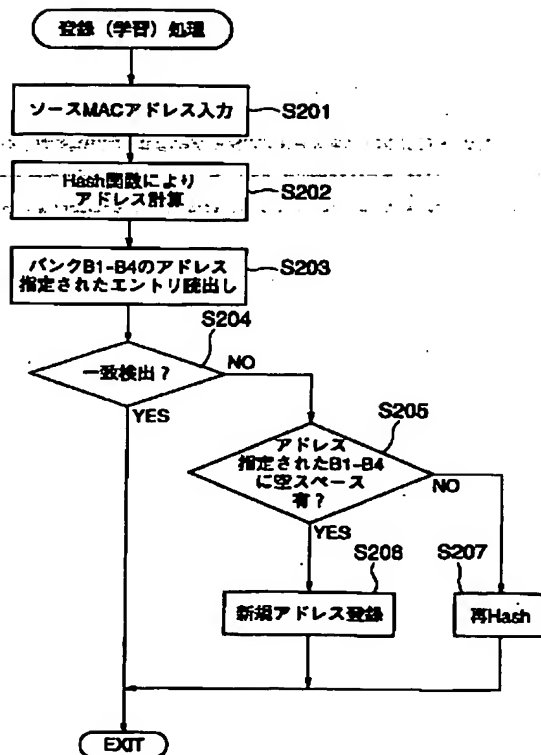


(7)

【図1】

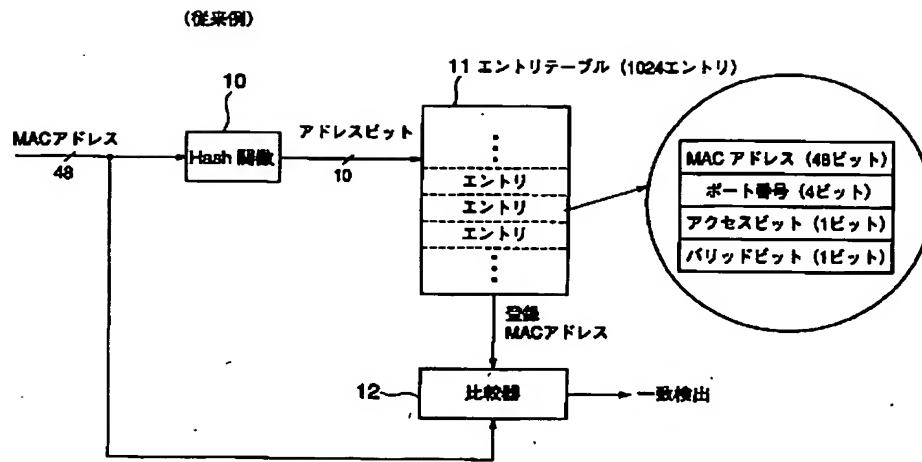


【図2】



(8)

【図4】



**This Page is Inserted by IFW Indexing and Scanning
Operations and is not part of the Official Record**

BEST AVAILABLE IMAGES

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images include but are not limited to the items checked:

- ☐ BLACK BORDERS
- ☐ IMAGE CUT OFF AT TOP, BOTTOM OR SIDES
- ☒ FADED TEXT OR DRAWING
- ☐ BLURRED OR ILLEGIBLE TEXT OR DRAWING
- ☐ SKEWED/SLANTED IMAGES
- ☐ COLOR OR BLACK AND WHITE PHOTOGRAPHS
- ☐ GRAY SCALE DOCUMENTS
- ☒ LINES OR MARKS ON ORIGINAL DOCUMENT
- ☐ REFERENCE(S) OR EXHIBIT(S) SUBMITTED ARE POOR QUALITY
- ☐ OTHER: _____

IMAGES ARE BEST AVAILABLE COPY.

As rescanning these documents will not correct the image problems checked, please do not report these problems to the IFW Image Problem Mailbox.